



## 次世代異質性通信系統的低功率、高速度積分三角式類比數位轉換器研製

“High Speed Low Power Sigma Delta Modulator Analog to Digital Converter for Heterogeneously Next Generation Communication System”

計畫編號：NSC96-2221-E-032-053

執行期間：96年8月1日至97年7月31日

主持人：江正雄 淡江大學電機系教授

### 一、中文摘要

本計畫專注於4G晶片組中介面轉換器的設計，由完整的系統模擬中，設計適合系統使用的積分三角調變器(Sigma Delta Modulator, SDM)式類比數位轉換器(Analog to Digital Converter, ADC)。在設計ADC時，由於未來的4G將使用在許多具行動概念的器材上，結合現有高經濟效益的GSM、WiMax、與WLAN等系統，多重系統的結合將是一個重要的應用趨勢；由於是行動通信器材，因此在設計電路時，必須審慎考量低功率消耗(Low Power)、高速度(High Speed)、與高解析度(High Resolution)等三項特點，以求達到長時間使用及降低成本的目的。

開發多模切換技術之積分三角調變器。使用SC電路時，適當的切換在不同系統下的電路架構，利用可重新配置的特性節省電路的功率消耗與成本；在最佳電流值與供應電流時間下，使消耗功率最佳化，同時保有高速操作的特色。在研究與設計4G所使用的ADC的過程中，我們將著重於從系統的層級來考慮及設計電路，也就是Top-Down Design的電路設計方式，使執行本計畫的研究生能建立對整體系統的設計概念，在有限的資源與成本下，精確的設計符合系統需求的電路，並期望藉著本研究計畫的執行，能對國內混合式系統IC的設計能力有所助益。

### 英文摘要

This proposal proposes a two-year research project for the low power, high speed, and high resolution sigma delta modulation (SDM) ADC for 4G applications. 4G is a wireless

metropolitan area network (WMAN) concept and will become popular in the future. According to the research preview, WiMax and WLAN overlap 3G communications and may replace 3G. GSM is the most popular 2G mobile communication system and may last for a while. The combination of WiMAX, WLAN, and GSM (Multi Mode) may be a very important application in the next generation mobile communication systems. Since the needs of mobility in the 4G system, the ADC should have the characteristics of low power consumption, high speed, and high resolution.

This project will develop a multi mode sigma delta modulator with power optimization technology. The current supplies in different states, slewing, settling, and holding, of a switching capacitor (SC) may be different and the SC circuit still works properly. By our experience, a proper arrangement of the supplies of the current may save power. Therefore, we will try to find an optimal current supply for different states (slewing, settling, and holding) to save power as much as possible. By this technology we will design a low power, high speed, and high resolution SDM for wide bandwidth applications.

### 二、計畫的緣由與目的

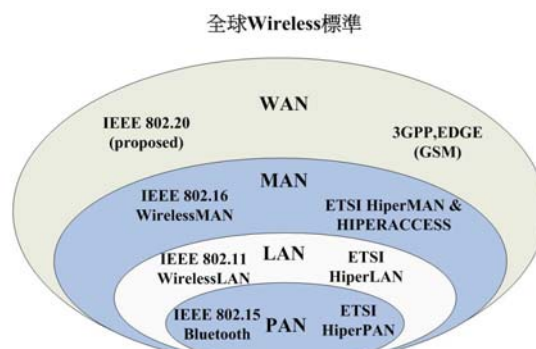
無線通信技術以使用之範圍可區分為

WAN (Wide Area Network)、MAN (Metropolitan Area Network)、LAN (Local Area Network)與 PAN (Personal Area Network)。如圖一所示，各層技術之使用範圍與傳輸速率皆有明確的定義與規格，其中以 WAN 發展最久，即一般大眾所熟知的行動通信系統。

由台灣使用之通信系統的世代來區分，可分為第一代行動通信系統 AMPS、第二代行動通信系統 GSM (Global System for Mobile Communications)與第三代行動通信系統 WCDMA (Wideband Code Division Multiple Access)。在世代交替間亦有銜接不同世代的通信系統產生，如第 2.5 代行動通信系統 GPRS (General Packet Radio Service)/EDGE (Enhance Data Rate for GSM Evolution) 與第 3.5 代行動通信系統 HSDPA (High Speed Downlink Packet Access)/ HSUPA (High Speed Uplink Packet Access)。從開始提供系統服務的時間軸上可以看到大約是每十年會進步一個世代，圖二整理了各世代通信系統的發展時程與技術的應用。從技術角度來看，第一代到第三代系統的演進可說是從一維信號到三維信號 (TDMA、FDMA、CDMA)的發展。

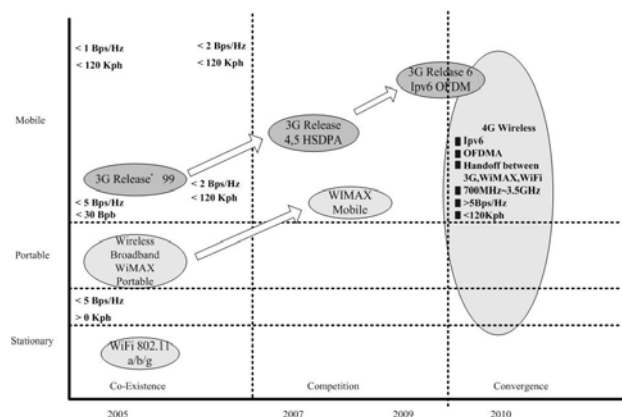
WiMAX (IEEE 802.16)是第二代的無線都會型區域網路的無線寬頻通訊標準，用來連接家庭、企業用戶、與電信核心網路的主要工具；使用的頻帶為 10GHz ~ 66GHz 的高頻頻帶。行動式無線寬頻的計畫陸續在規劃中，主要技術為 OFDMA (Orthogonal FDMA)與 MIMO (Multiple Input Multiple Output)。

無線區域網路從 1995 年左右開始急速的發展，以 IEEE 的 802.11x 系列與歐規的 HiperLAN 為主要兩大技術，特別是以 802.11x 系列最受各國的注目。其主要核心技術為 OFDM，在未來高速傳輸的需求趨勢，結合 MIMO 技術的 802.11n 正一步步的成型中，可



資料來源：資策會MIC經濟部ITIS計畫；2005年9月

圖一、無線通信技術



圖二、各世代通信系統的發展時程與技術

望於 2007 年制定完成，其傳輸速度將達到 100Mbps 的目標。

在傳統通信系統的實現技術中，每一種系統之各項功能都須使用其特定需求的硬體與軟體來實現，亦即每一種系統都必須要有其獨立設備供使用者操作。對使用者而言，如何能經濟的且方便的使用各種技術所帶來的便利性是最重要的考量。1992 年，美國 MILTR 公司的 Jeo Mitola 所提出的軟體無線電 (Soft-Defined Radio, SDR) [1]概念便能達到經濟與方便的目的；運用數位信號處理(DSP)的技術與可再重置(Reconfigurable)的概念，SDR 優越的彈性(Flexibility)特點，讓使用者藉由硬體與軟體可重新配置的能力，支援多種無線通信系統，能經濟且有效的在各種系統中做切換交握，甚至可以藉由軟體更新便能達成系統的升級的目的。多頻帶類比數位轉換器(ADC)是接收器中，決定可數位化元件數目的一項關鍵

技術。當 ADC 越接近天線，則數位化的電路就越多，就可以將大部分的電路以 DSP 來處理，如此便可以配合可再重置的可程式化數位系統減少硬體的複雜度與需求，讓未來的手機達到多頻與多模的設計。

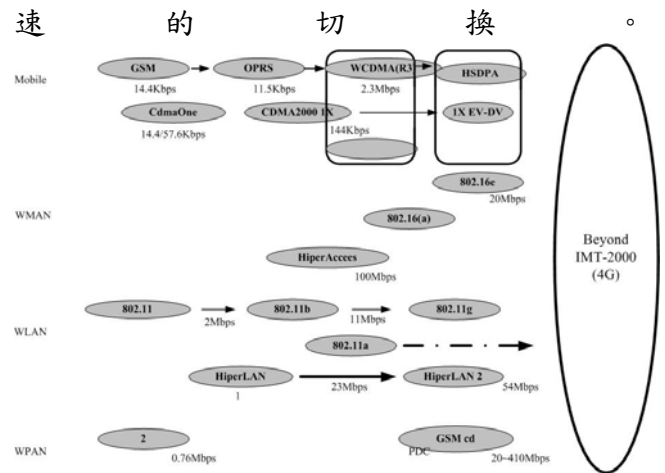
由無線通信發展的歷史與技術角度來看，以無線行動通信為主軸，每十年會產生一個世代。每一個世代的演進不僅僅只是在速度與功能上作提升，更重要的是，新世代的技術將向下相容而且也需要橫向的擴展以維持其領先的地位。圖三的整併趨勢可以了解到每個世代的演進與擴增的情勢。第四代無線通信系統將有以下的定義[2]：

- A. 以網路協定為基礎之多媒體平台 (IP-based Multimedia)
- B. 高速度(High Speed)
- C. 高容量(High Capacity)
- D. 低成本(Low Cost)
- E. 異質性介面(Heterogeneity)
- F. 無縫式系統(Seamless)

由計畫背景的技术層面及第四代無線通信系統的目標來定義，本研究計畫的目的在討論與設計一個以軟體無線電接收器為基礎，使用於次世代異質性通信系統的低功率、高速度積分三角式類比數位轉換器(Sigma Delta ADC)。

### 三、究方法及成果

本計畫將以 MASH Sigma Delta Modulation 技術來實現 4G 中的 ADC[3, 4]。在 4G 的系統中，ADC 至少要綜合 GSM、WCDMA、WLAN 與 WMAX 等四種系統，分別要有 14、12、8 與 10 位元以上的解析度，這是一個相當具有挑戰性的計畫，挑戰如何做到一個具有可重新配置(Reconfigurable)能力的 ADC [5-13]。由於本計畫是注重於手持式無線通訊的應用，所要研製的高速 ADC 必須具備低功率消耗的特性，因此本計畫的難度在於如何以最低的消耗功率於各種系統之間做高



圖三、通信系統整併演進與擴增的情勢

在 SDM 的設計上，採 SC 的技術來實現電路達到高準確度的係數實現，Switches、Capacitors、OPAMPs、Clocks 與 Bias 都必須詳加考量。OPAMPs 一般都是最耗電流的部分，為了達到更省電的目的，在 OPAMPs 的設計上，我們設計 Low Power OPAMPs，加入 Power Optimization 的技術，使本研究計畫實現之 ADC 能達到效率最佳化的境界[14, 15]。

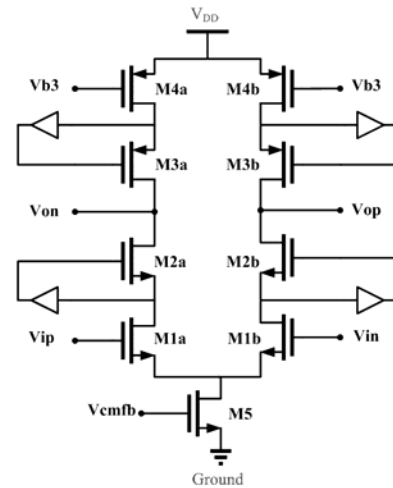
考慮應用在 SC 電路時，圖四為一般 SC 積分器電路。在實現電路時除了考慮既有的  $C_S$  及  $C_F$  之外，還需加入  $C_P$  及  $C_L$  兩個相關的電容值，以求得最佳之功率估計。計算在不同時態時， $\Phi_1$  (Sampling)及  $\Phi_2$  (Integrating)的回授因子  $\beta$  值。決定 OPAMP 的最小需要電流得到最小消耗功率。

本計畫中所設計的 SDM 為六階(2-2-2) MASH SDM。如圖五，每一級的量化器皆為 1.5-Bit，利用 Feedforward 的架構減小各積分器的輸出擺幅，降低 OPAMP 的非線性效應與消耗電流。系統的係數( $a_1$  與  $a_2$ )分別為(1 與 0.6)，各級的零點回數係數( $f_1, f_2$ , 與  $f_3$ )為(0, 0.01, 與 0.25)。系統電路採用的 OPAMP 為增益增強型串級運算放大器 (Gain-boost Telescopic amplifier)，如圖六，與串級運算放大器(Telescopic amplifier)。以最佳之功率估計法設計，可由表一透過  $V_{OV}$  的選擇得到最佳化

的電流，及所需的放大器單位增益頻寬(GBW)

表一、功率最佳化選擇表

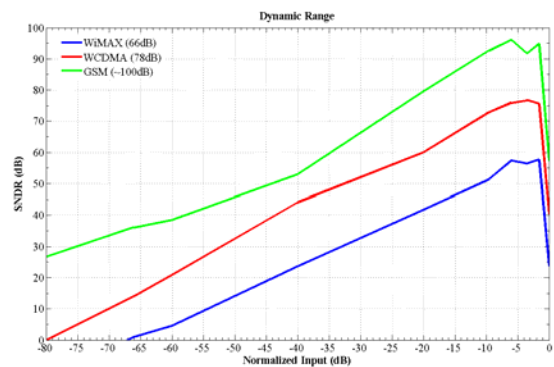
$V_{ov}$ (v)	0.1	0.15	0.2	0.3
$I_{set}$ (mA)	0.995	1.28	1.57	2.14
b	2.57	3.46	4.45	6.76
GBW (radGHz)	9.05	7.76	7.14	6.48
GBW (GHz)	1.44	1.23	1.14	1.03
SR (MvHz)	452	581	712	973



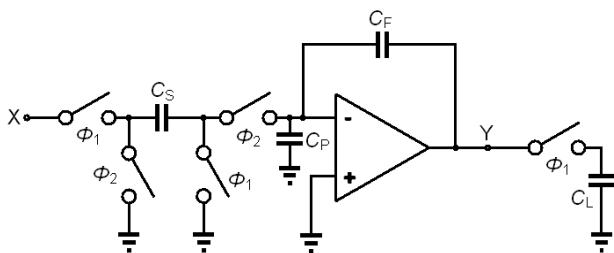
圖六、增益增強型串級運算放大器

表二、規格整理表

規格	GSM	WCDMA	WiMAX
頻寬	100 kHz	2 MHz	10 MHz
預計 DR	80-90 dB	60-70 dB	50-60 dB
模擬 DR	100 dB	78 dB	66 dB
消耗功率	9 mW	13 mW	18 mW



圖四、動態範圍

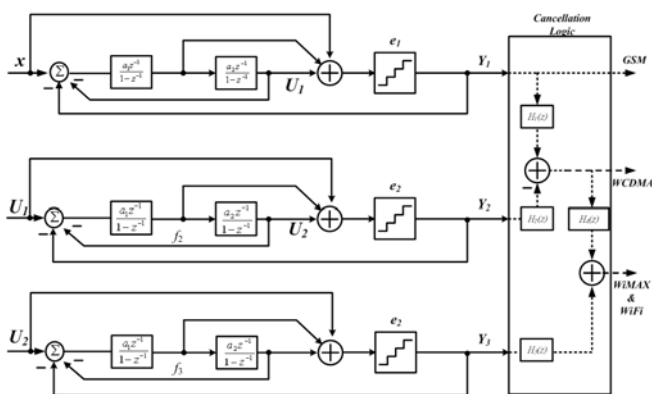


圖四、SC 積分器電路

#### 四、結論與討論

在多模寬頻系統中，低功率消耗是手持行動通信器具一項非常重要的指標，因此這個計畫提出一個適用於次世代(4G)通信系統的低功率積分三角調變器，使用 TSMC 0.13um 製程設計此系統；在 1.2V 的供應電源下，總功率消耗在 GSM、WCDMA 與 WiMAX 分別為 18mW、13mW 與 9mW，且具有 100 dB、78 dB 與 66 dB 的動態範圍。

本研究團隊的研究成果：96 年發表 1 篇 SCI 論文與 2 篇 EI 論文，並於 IEEE 會議發表 6 篇論文。



圖五、系統架構

與迴轉率(Slew rate)的規格。經由 Hspice 的模擬結果，可得如圖七之動態範圍圖。本計畫所設計的 SDM 效能符合預期的效能，表二為此 SDM 的效能整理表。

#### 參考文獻

1. R. Bagheri, A. Mirzaei, M. E. Heidari, S. Chehrizi, M. Lee, M. Mikehemar, W. K. Tang, and A. A. Abidi, "Software-Defined

- Radio Receiver: Dream to Reality,” *IEEE Communications Magazine*, pp. 111-118, Aug. 2006.
2. K. R. Santhi and G. S. Kumaran, “Migration to 4G: Mobile IP based Solutions,” *IEEE Proceeding of AICT/ICIW*, pp 76-76, Feb. 2006.
  3. G. Gielen and E. Goris, “Reconfigurable Front-End Architectures and A/D Converters for Flexible Wireless Transceivers for 4G Radios,” *IEEE CAS Symposium on Emerging Technologies: Circuit and System for 4G Mobile Wireless Communications*, pp.13-18, June 2005.
  4. A. Rusu, D. Rodriguez, and M. Ismail, ”Reconfigurable ADCs Enable Smart Radios for 4G Wireless Connectivity,” *IEEE Circuits and Devices Magazine*, pp.6-11, May 2006.
  5. B. J. Farahani, and M. Ismail, “Adaptive Sigma Delta ADC for WiMAX Fixed Point Wireless Applications,” *IEEE MWSCAS*, Vol. 1, pp. 7-10, Aug. 2005
  6. B. J. Farahani, and M. Ismail, “WiMAX/WLAN Radio Receiver Architecture for Convergence in WMANS,” *IEEE MWSCAS*, Vol. 2, pp. 7-10, Aug. 2005.
  7. M. Zargari, M. Terrovitis, S. H. M. Jen, B. J. Kaczynski, M. L. Lee, M. P. Mack, S. S. Mehta, S. Mendis, K. Onodera, H. Samavati, W. W. Si, K. Singh, A. Tabatabaei, D. Weber, D. K. Su, and B. A. Wooley, “A Single-Chip Dual-Band Tri-Mode CMOS Transceiver for IEEE 802.11a/b/g Wireless LAN,” *IEEE JSSC*, vol. 39, pp. 2239-2249, Dec. 2004.
  8. A. Baschiroto, F. Campi, R. Castello, G. Cesura, R. Guerrieri, L. Lavagno, A. Lodi, P. Malcovati, and M. Toma, “Baseband Analog Front-End and Digital Back-End for Reconfigurable Multi-Standard Terminals,” *IEEE Trans. Circuits and System Magazine*, pp. 8-28, first quarter 2006.
  9. L. J. Breems, E. J. V. D. Zwan, and J. H. Huijsing, “A 1.8-mW CMOS  $\Delta\Sigma$  Modulator with Integrated Mixer for A/D Conversion of IF Signals,” *IEEE JSSC*, vol. 35, pp. 468-475, Apr. 2000.
  10. T. Burger, and Q. Huang, “A 13.5-mW 185-Msample/s  $\Delta\Sigma$  Modulator for UMTS/GSM Dual-Standard IF Reception,” *IEEE JSSC*, vol. 36, pp. 1868-1878, Dec. 2001.
  11. R. Jiang and T. S. Fiez, “A 14-bit Delta-Sigma ADC with 8 OSR and 4-MHz Conversion Bandwidth in a 0.18-um CMOS Process,” *IEEE JSSC*, vol. 39, no. 1, pp. 63-74, Jan. 2004.
  12. M. R. Miller and C. S. Petrie, “A Multibit Sigma-Delta ADC for Multimode Receivers,” *IEEE JSSC*, vol. 38, no. 3, pp. 475-482, Mar. 2003.
  13. T. Burger and Q. Huang: “A 13.5-mW 185-Msample/s DS Modulator for UMTS/GSM Dual-Standard IF Reception,” *IEEE JSSC*, vol. 36, pp. 1868-1878, Dec. 2001.
  14. Pio Balmelli and Qiuting Huang, “A 25MS/s 14b 200mW Sigma Delta Modulator in 0.18um CMOS,” *IEEE ISSCC*, vol. 4 , Feb. 2004.
  15. K. Vleugels, S. Rabii, and B. A. Wooley, ”A 2.5-V Sigma-Delta Modulator for Broadband Communication Applications,” *IEEE JSSC*, vol. 36, pp. 1887-1899, Dec. 2001.